

# OPAMP

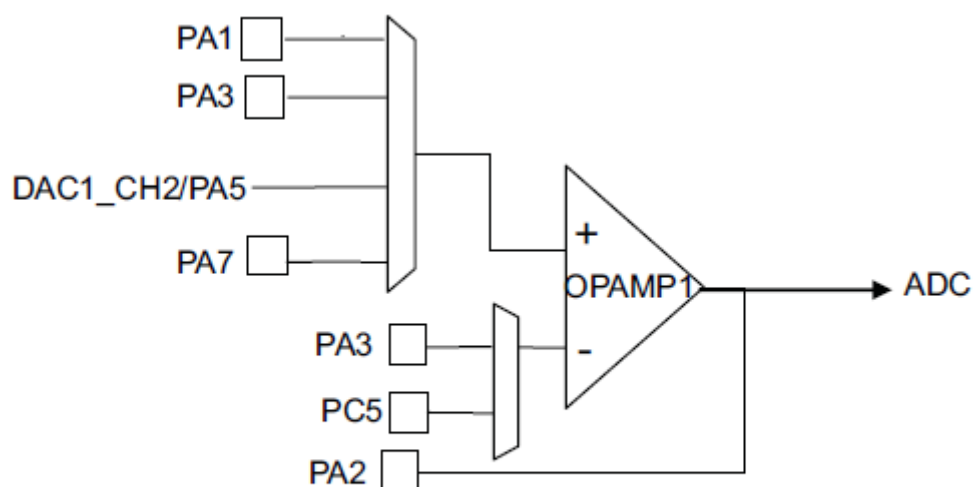
Operational amplifier

## 目录

1	简介 .....	3
2	主要特征 .....	3
3	OPAMP 引脚 .....	3
4	OPAMP 地址 .....	4
5	OPAMP 控制位/寄存器 .....	4
5.1	OPAMP 通用寄存器 .....	4
6	OPAMP 功能描述 .....	6
6.1	校准 .....	6
6.2	定时控制的切换模式 .....	6
6.3	OPAMP 模式 .....	7
7	版本历史 .....	10
8	- .....	10

# 1 简介

运算放大器（OPAMP）的输出在内部连接至 ADC 输入，用于测量目的。



# 2 主要特征

- 轨对轨输入/输出
- 低 offset 电压
- 可配置成标准运放或 PGA 模式
- 可连接所有引脚
- 输入可选择反相或非反相输入
- 输入选择器可被定时器触发，或 PWM 信号同步

# 3 OPAMP 引脚

下表列出了 OPAMP 的外部引脚。

inverting input	non-inverting input	output
PC5(VM0)	PA1(VP0)	PA2
PA3(VM1)	PA7(VP1)	
	PA3(VP2)	
	PA5(VP3)	

## 4 OPAMP 地址

OPAMP 的相关寄存器位于 SYSCFG 模块内，SYSCFG 基地址为 0x40010000。

## 5 OPAMP 控制位/寄存器

### 5.1 OPAMP 通用寄存器

OPAMP register map

Offset	Register	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0x038	OPAMP1_CSR	LOCK	OUTCAL	TSTREF	TRIMOFFSETN[4:0]				TRIMOFFSETP[4:0]				USER_TRIM	PGA_GAIN[3:0]			CALSEL[1:0]		CALON		VPS_SEL[1:0]		VMS_SEL	TCM_EN	VM_SEL[1:0]		-	VP_SEL[1:0]	FORCE_VP	OPAMP1_EN			
	R/W	r/w	r	r/w	r/w				r/w				r/w	r/w			r/w		r/w		r/w		r/w	r/w	r/w		r	r/w		r/w	r/w		
	Reset Value	0	x	0	x	x	x	x	x	x	x	x	x	x	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

LOCK: OPAMP1 锁定

该位只能写一次，通过软件设定。只能被系统复位清除。

该位用于将 OPAMP1\_CSR 寄存器配置为只读。

0: OPAMP1\_CSR 可读写

1: OPAMP1\_CSR 只读

OUTCAL: OPAMP1 在校准模式的输出

0: Non-inverting < inverting

1: Non-inverting > inverting

TSTREF: 该位用于允许内部参考电压输出 (VREFOPAMP1)

0: VREFOPAMP1 不输出

1: VREFOPAMP1 输出

TRIMOFFSETN: Offset 校准值 (NMOS)

TRIMOFFSETP: Offset 校准值 (PMOS)

USER\_TRIM: 用户校准使能，用于配置 OPAMP 的 offset

0: 用户校准禁止

1: 用户校准使能

PGA\_GAIN: PGA 模式放大倍数

0x00: Non-inverting gain = 2

0x01: Non-inverting gain = 4

0x10: Non-inverting gain = 8

0x11: Non-inverting gain = 16

- 1000: Non-inverting gain = 2 – internal feedback connected to VM0
- 1001: Non-inverting gain = 4 – internal feedback connected to VM0
- 1010: Non-inverting gain = 8 – internal feedback connected to VM0
- 1011: Non-inverting gain = 16 – internal feedback connected to VM0
- 1100: Non-inverting gain = 2 – internal feedback connected to VM1
- 1101: Non-inverting gain = 4 – internal feedback connected to VM1
- 1110: Non-inverting gain = 8 – internal feedback connected to VM1
- 1111: Non-inverting gain = 16 – internal feedback connected to VM1

CALSEL: 校准选择, 用于在 CALON=1 或 FORCE\_VP=1 时选择内部参考电压

- 00: VREFOPAMP = 3.3%VDDA
- 01: VREFOPAMP = 10%VDDA
- 10: VREFOPAMP = 50%VDDA
- 11: VREFOPAMP = 90%VDDA

CALON: 校准模式使能。用于使能校准模式, 将 VM 和 VP 连接至内部参考电压

- 0: 校准模式禁止
- 1: 校准模式使能

VPS\_SEL: OPAMP 同相 (Non inverting) 输入第二选择, 当 TCM\_EN=1 时该位有效。

- 00: PA7 连接至 OPAMP1 同相端
- 01: PA5 连接至 OPAMP1 同相端
- 10: PA3 连接至 OPAMP1 同相端
- 11: PA1 连接至 OPAMP1 同相端

VMS\_SEL: OPAMP 反相 (Inverting) 输入第二选择, 当 TCM\_EN=1 时该位有效。

- 0: PC5 连接至 OPAMP1 反相端
- 1: PA3 连接至 OPAMP1 反相端

TCM\_EN: 定时器控制选择模式使能。该位用于自动切换默认选择 (VP\_SEL 和 VM\_SEL) 和第二选择 (VPS\_SEL 和 VMS\_SEL)

VM\_SEL: OPAMP 反相输入选择

- 00: PC5 连接至 OPAMP1 反相端
- 01: PA3 连接至 OPAMP1 反相端
- 10: 电阻反馈 (PGA 模式)
- 11: 跟随模式

VP\_SEL: OPAMP 同相输入选择

- 00: PA7 连接至 OPAMP1 同相端
- 01: PA5 连接至 OPAMP1 同相端
- 10: PA3 连接至 OPAMP1 同相端
- 11: PA1 连接至 OPAMP1 同相端

FORCE\_VP: 该位强制校准参考电压连接至同相输入, 并禁止外部连接

- 0: 正常工作模式
- 1: 校准模式, 同相输入端连接至校准参考电压

OPAMP1EN: OPAMP1 使能

- 0: OPAMP1 禁止
- 1: OPAMP1 使能

## 6 OPAMP 功能描述

### 6.1 校准

OPAMP 可以校准失调电压 (Offset)。芯片出厂时已经校准过，启动时会自动装载；用户也可以自行校准。

用户通过将 USER\_TRIM 位设 1 来启动手动校准过程。

OPAMP 的轨对轨输入部分由 2 组差分对组成：

一对由 NMOS 组成，一对由 PMOS 组成。

两对差分对互相独立，校准过程需要对其单独校准。TRIMOFFSETN 位校准 NMOS 差分对，TRIMOFFSETP 位校准 PMOS 差分对。

要校准 NMOS 差分对，需要满足以下条件：CALON=1 和 CALSEL=11。在该条件下，一个内部较高的参考电压 (90%VDDA) 产生并同时连接至同相和反相端。软件将 TRIMOFFSETN 位从 0 递增，直到导致 OUTCAL 位从 1 变 0。如果 OUTCAL 被复位，表示校准正确，相应的校准值应该存储起来。

PMOS 差分对的校准，同样原理，但有 2 处不同：使用 TRIMOFFSETP 位，以及 CALSEL 设为 01 (内部较低的参考电压 (10%VDDA) 同时连接至同相和反相端)。

注：

为了在校准过程中读到正确的 OUTCAL 值，需要确保满足 OFFTRIMmax 的延迟 (设置新的 TRIMOFFSETP 或 TRIMOFFSETN 之后到读 OUTCAL 之间的时间)。

NMOS 差分对校准过程：

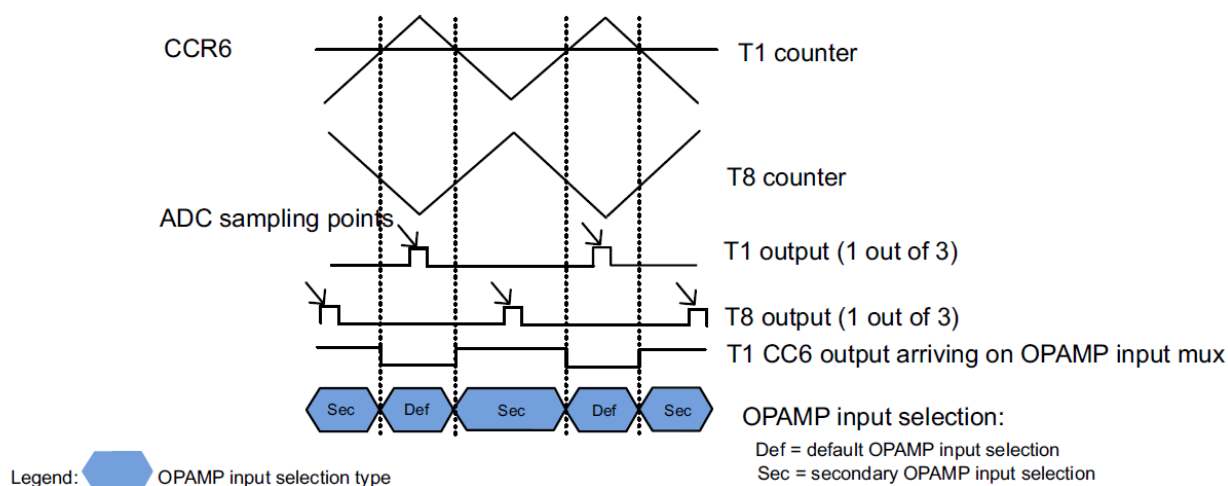
- 1) OPAMP1EN 位置 1，允许 OPAMP1
- 2) USERTRIM 位置 1，允许用户校准
- 3) CALON 置 1
- 4) CALSEL 设为 11 (OPAMP 内部参考电压=90%VDDA)
- 5) 使用循环，累加 TRIMOFFSETN 的值；退出循环的条件为 OUTCAL 变 0。TRIMOFFSETN 值应该被存储。

PMOS 差分对校准过程一样，除了 CALSEL 设为 01。

### 6.2 定时控制的切换模式

OPAMP 的同相和反相输入选择可以自动完成。在该种情况下，输入从一个切换至另一个是完全自动的。该自动切换是通过 TIM1 CC6 来控制。

将 TCM\_EN 置 1 可启动该模式。当 TCM\_EN=1 时，输入选择通过 TIM1 CC6 来实现默认选择 (VP\_SEL/VM\_SEL) 和第二选择 (VPS\_SEL/VMS\_SEL) 的切换；当 TCM\_EN=0 时，则使用默认选择。



## 6.3 OPAMP 模式

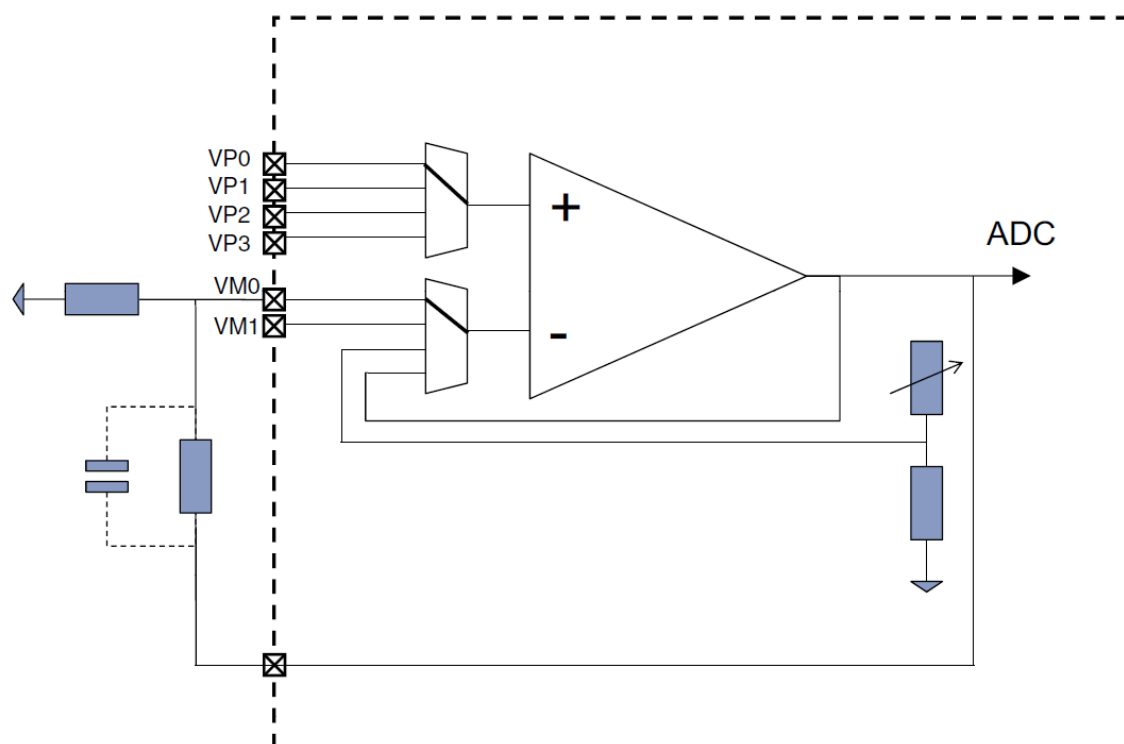
OPAMP 所有引脚都可以访问到。运放可以配置成三种模式：

- 独立模式（外部放大倍数设置）
- 跟随模式
- PGA 模式

运放的输出引脚直接连接至 PAD，以减小输出阻抗。输出引脚不能用于普通 I/O，即使被配置成 PGA 模式并仅连接至 ADC 通道。

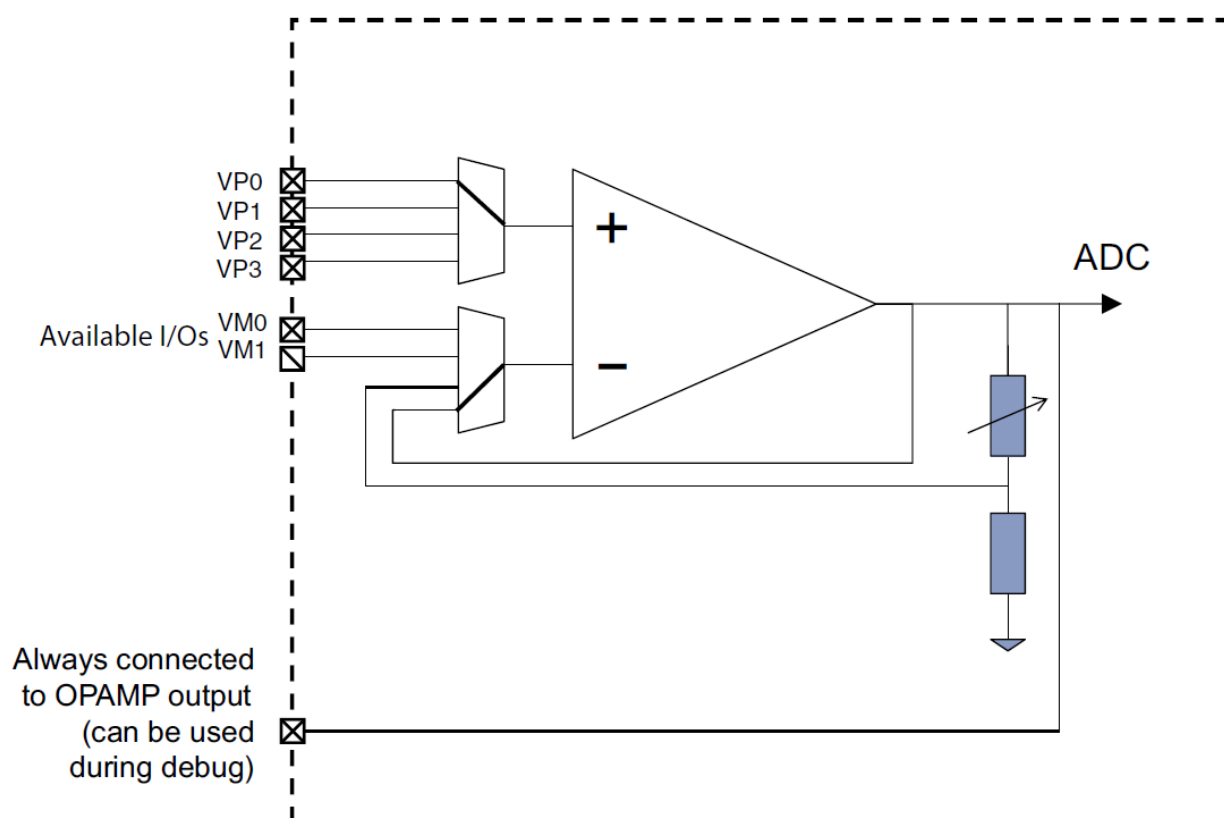
### 独立模式

独立模式给予运放配置和反馈网络最大的灵活性。该模式通过将 VM\_SEL 设为 00 或 01 来实现。



## 跟随模式

VM\_SEL 设为 11 来配置成跟随模式。该模式可用于为高阻输入添加一极 buffer。在该模式，反相输入未使用，可用于通用 I/O。

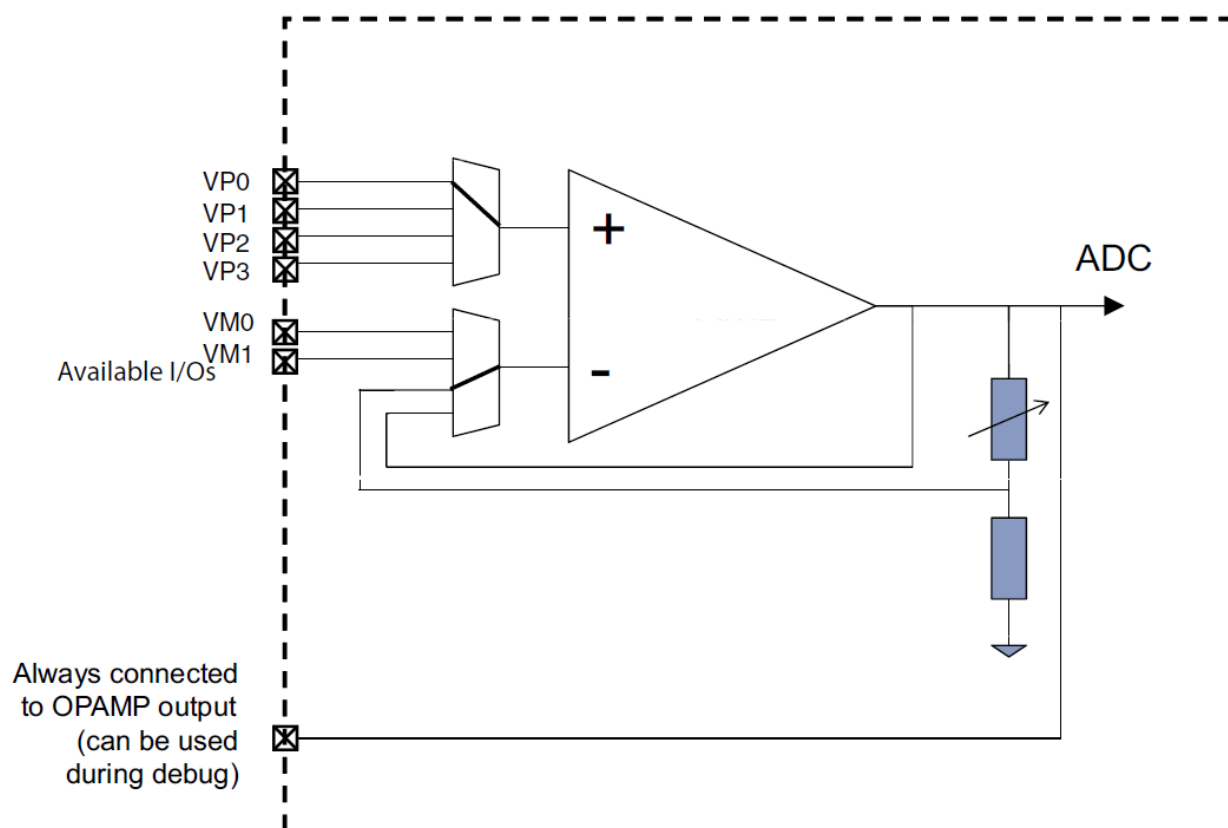




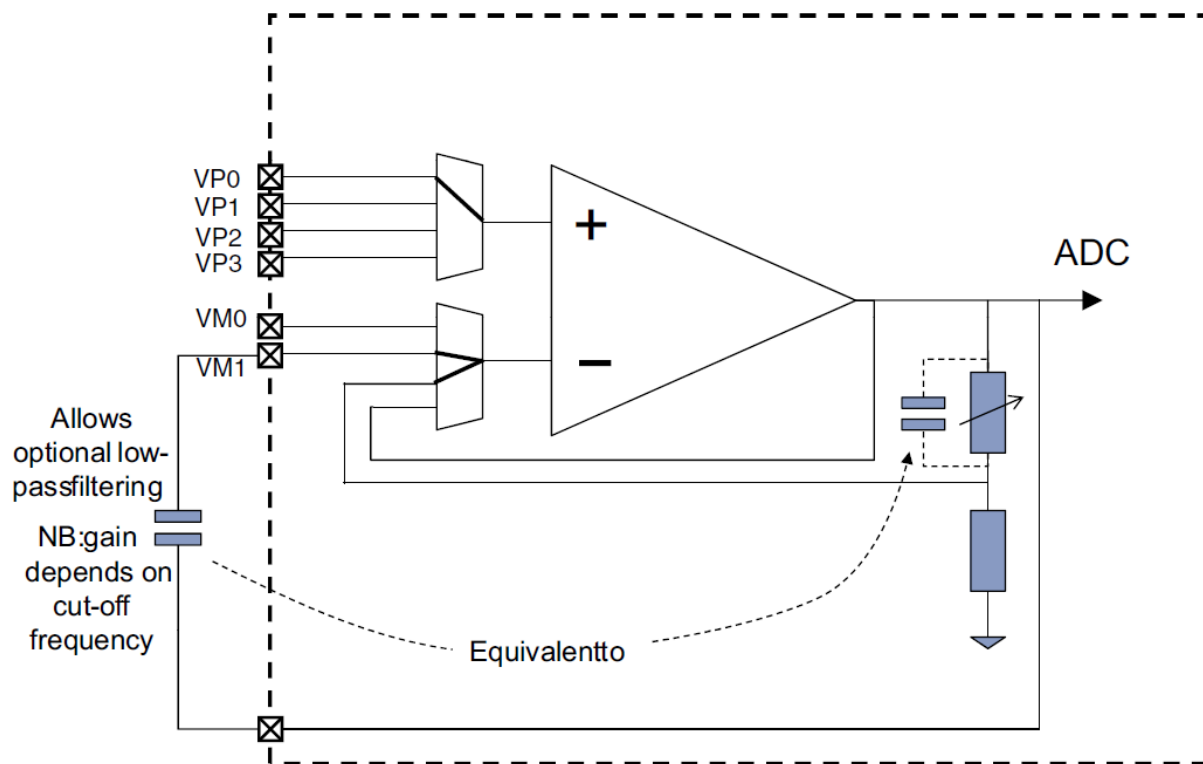
## PGA 模式

将 VM\_SEL 设为 10 来配置成 PGA 模式。

PGA mode (x2/x4/x8/x16), 反相端未使用



## PGA mode (x2/x4/x8/x16), 反相端用于低通滤波器



PGA network: 5.4K/5.4K(G= 2), 16.2K/5.4K(G= 4), 37.8K/5.4K(G= 8), 40.5K/2.7K(G= 16)

## 7 版本历史

Date	Revision	Author	Changes
2023/8/17	0.10	Dick Hou	初版

## 8 -